

یک مبدل بسیار افزایشنده در هم تنیده جدید با قابلیت حذف ریپل جریان ورودی و کلیدزنی نرم

جبار قاسم فهد المالکی^۱، مجید دلشاد*^۲، ومیض ریاض عبدالعظیم^۳، بهادر فانی^۴، هادی ثقفی^۵

۱- دانشجوی دکتری، دانشکده فنی و مهندسی، واحد اصفهان (خوراسگان)، دانشگاه آزاد اسلامی، اصفهان، ایران

* ۲- دانشیار، دانشکده فنی و مهندسی، واحد اصفهان (خوراسگان)، دانشگاه آزاد اسلامی، اصفهان، ایران

۳- استادیار، دانشکده مهندسی، دانشگاه بغداد، بغداد، عراق

۴- دانشیار، دانشکده فنی و مهندسی، واحد اصفهان (خوراسگان)، دانشگاه آزاد اسلامی، اصفهان، ایران

۵- استادیار، دانشکده فنی و مهندسی، واحد اصفهان (خوراسگان)، دانشگاه آزاد اسلامی، اصفهان، ایران

تاریخ دریافت: ۱۴۰۳/۱/۲ تاریخ پذیرش: ۱۴۰۳/۳/۹

چکیده: در این مقاله، یک مبدل بسیار افزایشنده در هم تنیده با یک مدار کمکی جدید ارائه گردیده است به طوری که مدار کمکی شرایط کلید زنی در ولتاژ صفر را برای سوئیچ های اصلی فراهم کرده و کلید کمکی نیز خود به صورت کلید زنی در جریان صفر عمل می کند. از طرفی سلفهای کمکی با سلفهای اصلی تزویج شده و انرژی مدار کمکی به نحو موثری به خروجی انتقال داده می شود. به علت بهره بالای مبدل استرس ولتاژ روی سوئیچ های اصلی پایین است. همچنین به خاطر کوتاه بودن زمان روشن بودن سوئیچ کمکی جریان گردشی در مدار کمکی بالا نیست و تلفات محسوسی به مبدل تحمیل نمی کند. همچنین تمام سوئیچهای مبدل دارای سورس زمین شده می باشند و لذا مدار درایو ایزوله نیاز نیست. مبدل پیشنهادی به طور کامل تحلیل گردیده و برای اثبات تحلیل تئوری مدار، یک نمونه از آن در نرم افزار PSpice شبیه سازی گردیده است.

واژه‌های کلیدی: بسیار افزایشنده، کلیدزنی نرم، درهم تنیده، راندمان بالا، استرس ولتاژ.

۱- مقدمه

مورد نظر، از به کارگیری ضریب وظیفه‌های بزرگ نیز اجتناب نموده و بازده مبدل را بهبود بخشید. ضمن آنکه افزایش بهره‌ی ولتاژ می تواند در کاهش استرس ولتاژ المان‌های نیمه هادی موثر باشد [۴-۵]. اما روشهای افزایش بهره اغلب شامل استفاده از ترانسفورمر و یا سلفهای تزویج شده می باشد که موجب افزایش حجم مبدل و نیز مشکلات ناشی از سلف نشستی آنها می باشد. به همین خاطر هر چه تعداد المان‌های مورد استفاده در مدار، به ویژه المان‌های نیمه هادی موجود در مسیر عبور توان، کمتر باشد، ضمن کاهش هزینه تمام شده، تلفات هدایتی نیز کمتر خواهد بود [۶-۷]. داشتن ریپل جریان ورودی کم یک مزیت عمده برای مبدل‌های بسیار افزایشنده به شمار می رود، چرا که به دلیل بزرگ بودن جریان ورودی در مبدل‌های بسیار افزایشنده،

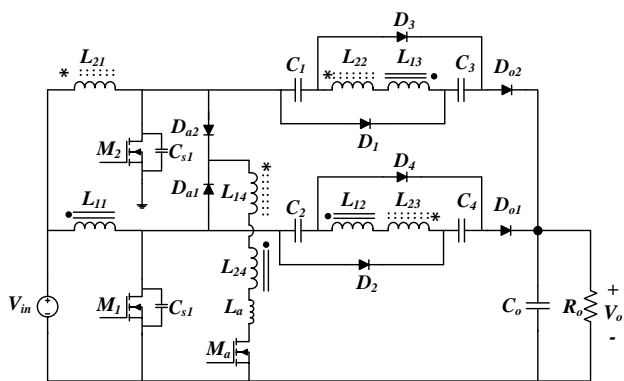
از آنجا که ولتاژ خروجی مبدل‌های بسیار افزایشنده مقدار بزرگی است، این ولتاژ بزرگ می‌تواند باعث تشدید تلفات ناشی از بازیابی معکوس دیودهای خروجی گردد، در نتیجه بهبود مشکل بازیابی معکوس دیودها گامی موثر در جهت افزایش بازده به شمار می رود [۱-۲]. این بهبود از طریق کاهش استرس ولتاژ دیودها و همچنین نرم کردن جریان خاموش شدن آنها قابل انجام است [۳]. همانطور که ذکر گردید، بزرگ بودن ضریب وظیفه سوئیچها از دیگر عوامل افزایش تلفات هدایتی و افت بازده می باشد. به همین دلیل با افزایش بهره‌ی ولتاژ مبدل می‌توان علاوه بر فراهم کردن ولتاژ خروجی لازم برای کاربرد

سلف‌های تزویج و ضریب وظیفه مناسب، استرس ولتاژ روی کلیدها را کاهش داد. از آنجا که کاهش استرس ولتاژ در دو سر کلید به معنای کاهش مقاومت پارازیتی ماسفت‌ها است، لذا باعث کاهش تلفات و افزایش راندمان خواهد شد.

در این مقاله ابتدا در بخش ۲ مبدا پیشنهادی معرفی شده و وضعیت‌های عملکرد آن توضیح داده می‌شود. سپس در بخش ۳ مبدا آنالیز شده و روند طراحی آن تشریح می‌گردد. شبیه‌سازی مبدا در نرم افزار PSPICE برای اثبات درستی تحلیل مبدا پیشنهادی در بخش ۴ ارائه شده است. همچنین مقایسه راندمان مبدا پیشنهادی با مبدا سویچینگ سخت آن در بخش ۵ نشان داده شده است. برای اثبات کارایی مبدا، مبدا پیشنهادی در بخش ۶ با مبدل‌های پیشین از نظر پارامترهایی نظیر تعداد المان، نوع کلیدزنی، استرس ولتاژ روی سویچ‌ها، بهره مبدا و تعداد سویچ مقایسه می‌گردد.

۲- مبدا بسیار افزاینده در هم تنیده پیشنهادی

مبدا بسیار افزاینده در هم تنیده پیشنهادی دارای دو قسمت افزاینده ولتاژ و مدار فراهم کننده کلیدزنی نرم می‌باشد. مدار افزاینده شامل دو سری سلف تزویج با چهار سیم پیچ L_{11} - L_{12} - L_{13} - L_{14} و L_{21} - L_{22} - L_{23} و چهار خازن بالابرنده ولتاژ C_1 تا C_4 ، چهار دیود D_1 تا D_4 می‌باشد. مدار همچنین دارای دو سوئیچ اصلی M_1 و M_2 ، دو دیود خروجی D_{O1} و D_{O2} و یک خازن خروجی C_0 می‌باشد. مدار کمی شامل دو دیود کمی D_{a1} و D_{a2} و سلف کمی L_a و سیم پیچ چهارم L_{14} و L_{24} و یک سوئیچ کمی M_a و دو خازن اسنابر C_{m1} و C_{m2} می‌باشد. نمای شماتیک مبدا پیشنهادی در شکل (۱) و شکل موج‌های کلیدی آن در شکل (۲) آورده شده است.



شکل (۱): نمای شماتیک مبدا در هم تنیده بسیار افزاینده پیشنهادی

۲-۱- عملکرد مبدا پیشنهادی

مبدا پیشنهادی دارای ۱۲ وضعیت عملکرد می‌باشد که به خاطر تقارن شش وضعیت آن توضیح داده می‌شود. برای سادگی تحلیل فرضیات زیر در نظر گرفته شده است.

- تمام المان‌ها ایده‌آل هستند.
- ولتاژ خازن‌های C_1 - C_4 و خازن خروجی در یک سیکل به خاطر بزرگ بودن آن ثابت فرض شده است.

ریپل جریان ورودی بزرگ موجب افزایش حجم و هزینه خازن ورودی و همچنین تلفات هدایتی سیم‌ها می‌گردد [۹-۸]. در سیستم‌های تولید برق مبتنی بر پیل‌های سوختی نیز ریپل جریان ورودی بزرگ موجب آسیب دیدن پیل سوختی و کاهش طول عمر آن می‌گردد [۱۱-۱۰]. همچنین وجود ریپل بالای جریان ورودی برای ردیابی نقطه‌ی توان ماکزیمم در سیستم‌های خورشیدی نا مطلوب است [۱۳-۱۲]. کلیدزنی نرم نیز با توجه به قابلیت افزایش فرکانس کلیدزنی کاهش حجم و وزن مدار و کاهش تلفات در مبدل‌های بسیار افزاینده مرسوم شده است. اغلب این مبدل‌ها از تعداد المان بالای مدار کمی، پیچیدگی عملکرد مدار، جریان گردش بالای مدار کمی و... رنج می‌برند [۱۵-۱۴].

در [۱۶] یک مدار ZCT در هم تنیده ارائه شده است بطوری که مدار کمی شامل سلف، خازن و سوئیچ کمی برای هر شاخه می‌باشد. در این مدار مشکل بازیابی معکوس و همچنین تلفات کلیدزنی مبدا حل شده است. اما مبدا به صورت فرکانس متغیر کلیدزنی می‌گردد و طراحی فیلتر EMI برای آن دشوار است.

در [۱۷] یک مبدا بسیار افزاینده در هم تنیده با سلف‌های کوپل شده ارائه شده است. برای جذب انرژی سلف‌های نشتی از یک مدار کمی شامل خازن کلمپ و یک مبدا بوست ثانویه استفاده شده است بطوری که شاخه‌های موازی مبدا قابلیت افزایش داشته و سطح توان می‌تواند افزایش یابد و مدار کمی می‌تواند بدون تغییر برای شاخه‌های دیگر نیز عمل نماید اما مشکل اصلی این مبدا این است که جذب انرژی سلف نشتی کلیدزنی سوئیچ کمی و اصلی استفاده شده به صورت سخت می‌باشد و بهبودی در راندمان مبدا حاصل نمی‌شود. در [۱۸] یک مبدا در هم تنیده بسیار افزاینده با سلول چند برابر کننده ولتاژ ارائه گردیده است. در این مبدا نیز از خازن کلمپ برای جذب انرژی سلف نشتی استفاده شده است و استرس ولتاژ روی المان‌ها کاهش یافته است اما کلیدزنی سوئیچ‌ها همچنان سخت می‌باشد. در ضمن اینکه ضریب وظیفه نمی‌تواند کوچکتر از ۰/۵ گردد. همین مساله برای مبدا [۱۹] نیز برقرار است. در مبدا [۲۰] از تکنیک سلف‌های تزویج با کوپلینگ ضربدری استفاده شده است. این تکنیک موجب کاهش بیشتر ریپل جریان ورودی می‌گردد از طرفی انرژی سلف‌های نشتی جذب خازن‌های کلمپ گردیده و شرایط کلیدزنی در جریان صفر نیز برای سوئیچ‌ها فراهم می‌شود اما همچنان خاموش شدن سوئیچ‌ها به صورت سخت است و عملکرد مبدا نیز پیچیده است.

در این مقاله تمرکز بر روی مبدا افزاینده در هم تنیده با بهره بالا و کلیدزنی نرم می‌باشد. از آنجاییکه هدف اصلی تحقیق کاهش تلفات و افزایش راندمان است بنابراین تا حد امکان از تعداد المان‌های مدار کمی کاسته شده است و از یک مدار کمی ماژولار برای ایجاد شرایط کلیدزنی نرم در هر دو سویچ اصلی و همچنین دیودها استفاده شده است. در این روش می‌توان با طراحی و انتخاب نسبت تبدیل

ZC خاموش می‌گردد. این وضعیت هنگامی که جریان I_{La} به صفر رسید و سوئیچ کمکی تحت شرایط ZC خاموش گردید، پایان می‌پذیرد.

وضعیت چهارم: با خاموش شدن دیود خروجی D_{O1} دیوهای D_2 و D_4 هدایت کرده و خازن‌های C_2 و C_4 را شارژ می‌نمایند. در این وضعیت هر دو سوئیچ اصلی روشن هستند و جریان $I_{in}/2$ از هر کدام عبور می‌کند و جریان بار را خازن خروجی تامین می‌نماید.

وضعیت پنجم: این وضعیت با خاموش شدن کلید M_2 آغاز می‌شود و جریان I_{Lm2} خازن اسنابر C_{S2} را خطی شارژ می‌کند. در انتهای این وضعیت ولتاژ خازن C_{S2} به مقدار $V_o/(1+3n)$ رسیده و دیود خروجی D_{O2} روشن می‌شود.

وضعیت ششم: با روشن شدن دیود خروجی D_{O2} انرژی سلف L_{m2} از طریق این دیود در خروجی تخلیه می‌گردد و قابل ذکر است که خازن‌های C_1 و C_3 که قبلاً شارژ شده‌اند انرژی خود را به خروجی منتقل می‌کنند. این وضعیت با روشن شدن دوباره کلید کمکی M_a پایان می‌پذیرد.

۳- آنالیز مبدل پیشنهادی

در این قسمت مبدل پیشنهادی تحلیل می‌گردد و طراحی المان‌های مدار کمکی شامل خازن C_s و سلف L_a ارائه می‌گردد. همچنین بهره ولتاژ مبدل و استرس ولتاژ روی کلیه المانهای نیمه هادی آورده می‌شود.

۳-۱- بهره مبدل پیشنهادی

برای محاسبه بهره مبدل کافی است یک بالانس ولت ثانیه روی سلف مغناطیس کنندگی در ورودی نوشت. برای سادگی تحلیل نسبت دور سیم پیچ‌های ثانویه به اولیه و ثالثیه به اولیه در هر دو سلف تزویج n فرض می‌گردد.

$$\frac{nL_{22}}{nL_{21}} = \frac{nL_{23}}{nL_{21}} = n \quad (2)$$

$$\frac{nL_{12}}{nL_{11}} = \frac{nL_{13}}{nL_{11}} = n \quad (3)$$

$$V_{in}DT + V_{CC}(1-D)T = 0 \quad (4)$$

$$V_{CC} = V_{CS} = \frac{V_{in}}{1-D} \quad (5)$$

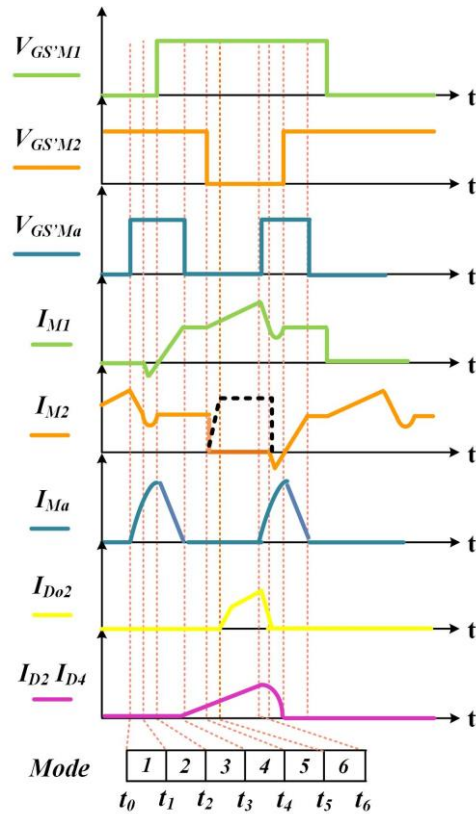
با نوشتن یک KVL در زمانی که سوئیچ S_1 خاموش و دیود D_{O1} روشن است داریم:

$$\frac{V_{in}}{1-D} + 2V_C + V_{L12} + V_{L23} - V_0 = 0 \quad (6)$$

$$V_{L12} = \frac{nDV_{in}}{1-D} \quad (7)$$

$$V_{L23} = nV_{in} \quad (8)$$

• جریان سلف‌های مغناطیس‌کنندگی به خاطر بزرگی اندازه آن ثابت فرض می‌گردد.



شکل (۲): شکل موجهای کلیدی مبدل پیشنهادی

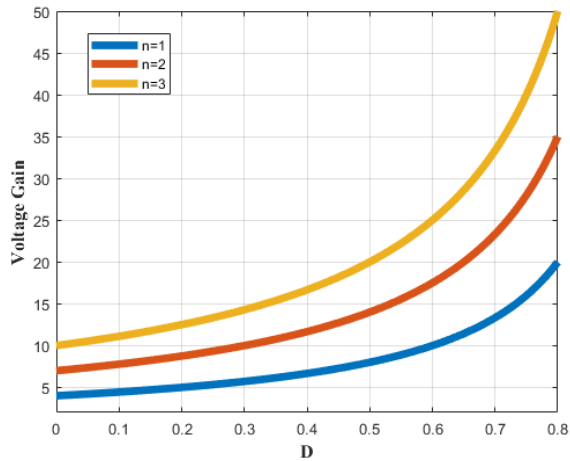
قبل از وضعیت اول سوئیچ M_2 روشن و سوئیچ M_1 خاموش است در نتیجه سلف L_{m2} در حال شارژ به صورت خطی و دیود D_{O1} روشن و سلف L_{m1} در حال تخلیه دربار است. همچنین دیوهای D_1 و D_3 هدایت کرده و خازنهای C_1 و C_3 را شارژ می‌کند. شکل ۳ مدارهای معادل وضعیتهای یک نیم سیکل مبدل پیشنهادی را نشان می‌دهند.

وضعیت اول: این وضعیت با روشن شدن کلید کمکی M_a آغاز می‌گردد چون سلف کمکی L_a با آن سری است این روشن شدن تحت شرایط ZC اتفاق می‌افتد. L_a با خازن C_{m1} رزونانس کرده و آن را دشارژ می‌کند.

$$I_{ma}(t) = \frac{-2V_{in}}{mL_K}(t-t_0) + I_{sa}(t_0) \quad (1)$$

وضعیت دوم: با دشارژ کامل C_{s1} دیود بدنه سوئیچ M_1 هدایت کرده و از این لحظه به بعد کلید M_1 می‌تواند تحت شرایط کلید زنی در ولتاژ صفر روشن می‌شود. در این وضعیت ولتاژ ثابت دوسر L_K کاهش پیدا کرده و جریان آن به طور خطی شروع به کاهش می‌کند.

وضعیت سوم: این وضعیت با انتقال جریان از دیود بدنه M_1 به M_1 آغاز گردیده و با همان شیب قبل افزایش می‌یابد تا به مقدار نصف جریان ورودی برسد. در انتهای این وضعیت دیود خروجی D_{O1} تحت



شکل (۴): نمودار بهره مبدل برحسب تغییرات ضریب وظیفه و نسبت دور

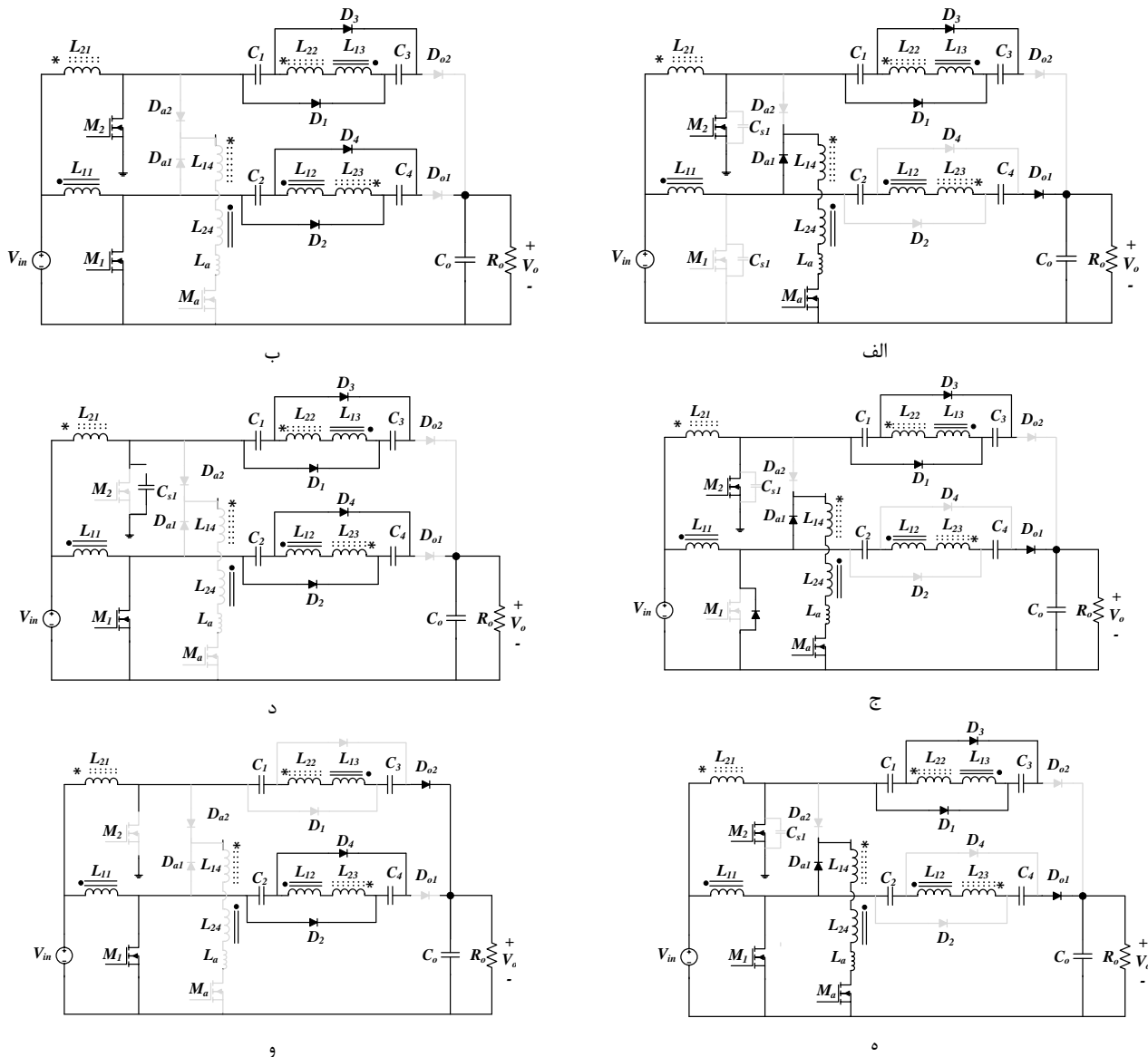
همچنین زمانی که دیودهای D_2 و D_4 روشن هستند ولتاژ خازن‌های C_2 و C_4 برابر هستند. با ولتاژ منتقل شده از تزویج سلفها بنابراین:

$$V_C = nV_{in} + \frac{nDV_{in}}{1-D} = \frac{nV_{in}}{1-D} \quad (9)$$

بنابراین از رابطه ۱۰ و رابطه های ۷ و ۸ رابطه ی ۱۱ محاسبه می شود. شکل ۴ نمودار بهره مبدل پیشنهادی برحسب تغییرات ضریب وظیفه و نسبت دور را نشان می‌دهد.

$$V_o = \frac{V_{in}}{1-D} + 2V_C + nV_{Lm} + nV_{in} = \frac{(1+3n)V_{in}}{1-D} \quad (10)$$

$$\frac{V_o}{V_{in}} = \frac{1+3n}{1-D} \quad (11)$$



شکل (۳): مدارهای معادل مبدل پیشنهادی در وضعیت‌های مختلف عملکردی الف-وضعیت اول ب- وضعیت دوم ج- وضعیت سوم د- وضعیت چهارم ه- وضعیت پنجم و-وضعیت ششم

۳-۳- طراحی خازنهای اسنابر

C_S خازن اسنابر سوئیچ های اصلی M_1 و M_2 برای ZV خاموش شدن سوئیچ ها می باشد و مطابق مرجع [۱۲] از رابطه زیر به دست می آید.

$$C_S = \frac{I_{SW} * t_f}{V_{SW}} \quad (18)$$

۴- شبیه سازی مبدل در هم تنیده بسیار افزایشده

پیشنهادی

برای اثبات درستی تحلیل های مبدل پیشنهادی، مبدل پیشنهادی برای ولتاژ خروجی ۳۳۰ ولت، ولتاژ ورودی ۳۰ ولت و در توان ۱۴۰ وات در نرم افزار PSPICE شبیه سازی گردیده است. در جدول ۱ مشخصات المان های طراحی شده آورده شده است. همچنین شماتیک مبدل بسیار افزایشده در هم تنیده پیشنهادی در نرم افزار در ضمیمه ۱ نشان داده شده است و نتایج شبیه سازی در شکل های ۶ تا ۱۳ نشان داده شده است. در شکل های ۶ و ۷ شکل موج جریان و ولتاژ شبیه سازی سوئیچهای اصلی M_1 و M_2 نشان داده شده است. همانطور که در این شکلها مشخص است جریان سوئیچ در لحظه روشن شدن سوئیچها منفی است بنابراین دیود بدنه هدایت کرده و شرایط کلیدزنی در ولتاژ صفر برای سوئیچها برقرار است. بنابراین تلفات روشن شدن خازنی وجود ندارد. از طرفی ولتاژ سوئیچها هم در هنگام خاموش شدن به علت وجود خازن اسنابر با شیب بالا رفته است که مبین خاموش شدن سوئیچهای اصلی تحت شرایط ZV می باشد. در شکل ۸ شکل موج جریان و ولتاژ سوئیچ کمکی M_a آورده شده است. همانطور که در شکل مشاهده می گردد جریان با شیب بالا رفته و با شیب کاهش می یابد بنابراین شرایط ZC برای هر دو حالت روشن و خاموش شدن سوئیچ کمکی فراهم است از طرفی با توجه به صفر بودن ولتاژ در زمان خاموش شدن سوئیچ کمکی تلفات روشن شدن خازنی برای سوئیچ کمکی نیز وجود ندارد. در شکل ۹ شکل موج جریان دیودهای خروجی D_{o1} و D_{o2} نشان داده شده است و شرایط ZC برای دیودهای خروجی اثبات می گردند. شکل موج جریان دیودهای D_{a1} و D_{a2} دیودهای مدار کمکی که با سوئیچ کمکی سری می باشند. در شکل ۱۰ آورده شده است که نشان می دهد این دیودها نیز بصورت ZC روشن و خاموش می شود و مشکل بازبایی معکوس ندارد. شکل موج جریان دیودهای D_1 و D_2 در شکل ۱۱ آورده شده است که نشان می دهد. همانطور که از شکلها مشخص است، جریان در هنگام روشن و خاموش شدن با شیب افزایش و کاهش یافته است و در نتیجه تحت شرایط کلیدزنی در جریان صفر روشن و خاموش می شوند و مشکل بازبایی معکوس نیز ندارند. بنابراین دیودهای مبدل تلفات هدایتی محسوسی به آن تحمیل نمی کنند. تنها مشکل تلفات روشن شدن خازنی در سوئیچ کمکی است که برای کاهش آن باید نسبت دور سیم پیچ چهارم بزرگ انتخاب گردد.

اگر اثر سلف نشستی را نیز در نظر بگیریم باید فاکتور K ضریب تزویج در محاسبه فرمول بهره لحاظ گردد که در رابطه ۱۲ آورده شده است.

$$\frac{V_o}{V_{in}} = K \frac{1+3n}{1-D} \quad (12)$$

$$K = \frac{L_m}{L_m + L_k} \quad (13)$$

۲-۲- استرس ولتاژ روی سوئیچ و دیودهای مبدل

پیشنهادی:

برای به دست آوردن استرس ولتاژ سوئیچ های اصلی می بایست یک KVL در حلقه ورودی زمانی که سوئیچ خاموش است نوشت.

$$V_{M1} = V_{M2} = \frac{V_{in}}{1-D} = \frac{V_o}{1+3n} \quad (14)$$

مشاهده می گردد که استرس ولتاژ به شدت کاهش یافته و در نیمه می توان از سوئیچ با $R_{DS(on)}$ کوچکتر استفاده نمود.

همچنین با نوشتن رابطه KVL در حلقه وقتی که دیود خروجی خاموش و دیودهای D_s و D_1 روشن هستند می توان به راحتی ولتاژ دیود خروجی را به دست آورد.

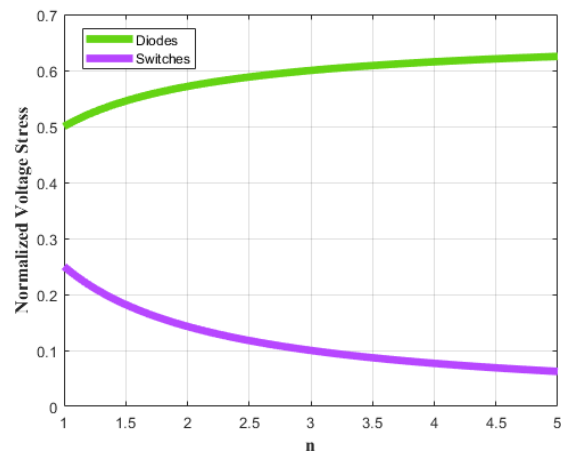
$$V_{D_o} = V - V_o = \frac{V}{1-D} + \frac{nV_{in}}{1-D} - \frac{V_{in}(1+3n)}{1-D} \quad (15)$$

$$V_{D_o} = \frac{2nV_{in}}{1-D} = \frac{2nV_o}{1+3n} \quad (16)$$

برای محاسبه ولتاژ دوسر دیودهای D_1 تا D_4 نیز کافی است یک KVL در حلقه مسیر این دیودها زده شود که مقداری برابر با ولتاژ دوسر دیودهای خروجی دارد.

$$V_{D_{1-4}} = V_{D_{o1-2}} = \frac{2nV_o}{1+3n} \quad (17)$$

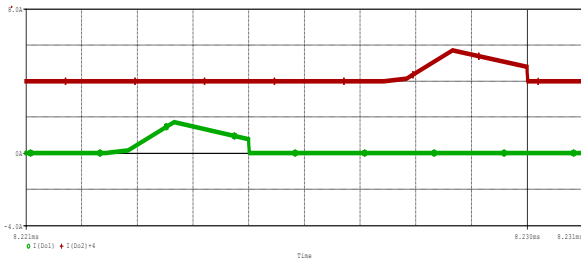
شکل ۵ نمودار استرس ولتاژ نرمالیزه شده سوئیچ ها و دیودها را بر حسب تغییرات n نشان می دهد.



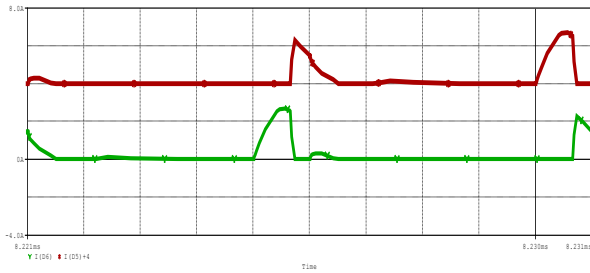
شکل ۵ نمودار نرمالیزه شده استرس ولتاژ دیودها و سوئیچهای مبدل

جدول (۱) مشخصات مبدل پیشنهادی و مقادیر المان‌های آن

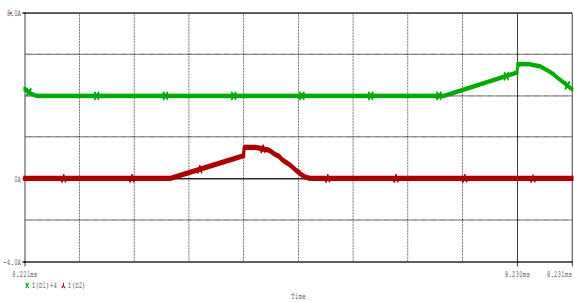
مقدار/نام قطعه	المان‌ها/ مشخصات
30V	V_{in}
330V	V_o
IRF740	All switches
MUR860	All diodes
200 μ H	L_1, L_2
1	Turns ratio=N
4 μ H	L_r
10 μ F	C_1, C_2
140W	P_o
100kHz	f_s
24nF	C_s
100 μ F	C_o



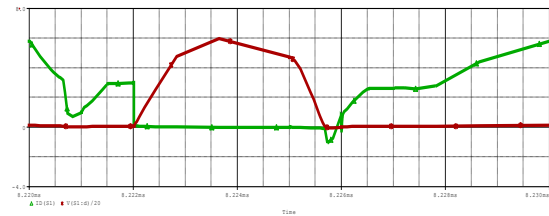
شکل (۹): شکل موج جریان دیودهای خروجی D_{o1} و D_{o2} مبدل شبیه سازی شده در مقیاس (1 μ s/div, 2 A/div)



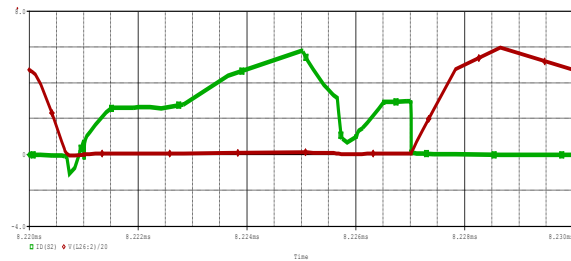
شکل (۱۰): شکل موج جریان دیودهای خروجی D_{a1} و D_{a2} مبدل شبیه سازی شده در مقیاس (1 μ s/div, 2 A/div)



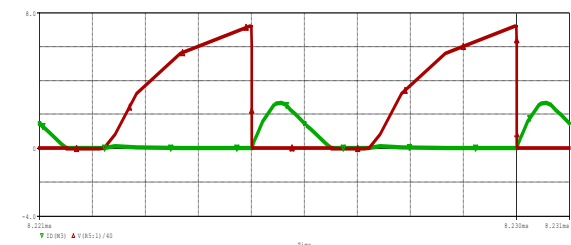
شکل (۱۱): شکل موج جریان دیودهای D_1 و D_2 مبدل شبیه سازی شده در مقیاس (1 μ s/div, 2 A/div)



شکل (۶): شکل موج جریان (سبز) و ولتاژ (قرمز) سوئیچ M_1 مبدل شبیه سازی شده در مقیاس (1 μ s/div, 2A/div, 40V/div)



شکل (۷): شکل موج جریان (سبز) و ولتاژ (قرمز) سوئیچ M_2 مبدل شبیه سازی شده در مقیاس (1 μ s/div, 2A/div, 40V/div)



شکل (۸): شکل موج جریان (سبز) و ولتاژ (آبی) سوئیچ M_a مبدل شبیه سازی شده در مقیاس (1 μ s/div, 2A/div, 80V/div)

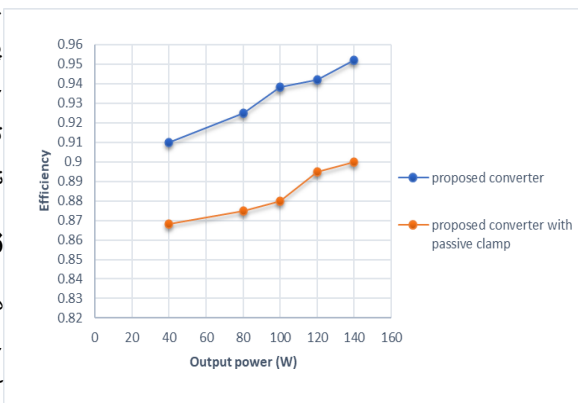
۵- مقایسه راندمان مبدل پیشنهادی با همتای سوئیچینگ سخت

در شکل ۱۲ راندمان مبدل پیشنهادی در مقایسه با نمونه سوئیچینگ سخت آن (بدون مدار کمکی) نشان داده شده است. همانطور که مشاهده می‌گردد در بار کامل، مبدل پیشنهادی دارای ۵ درصد بهبود راندمان می‌باشد. قابل ذکر است که در مبدل پیشنهادی با کاهش توان، راندمان کاهش محسوس نداشته ولی در مبدل سوئیچینگ سخت به خاطر وجود مدار کلمپ پسیو، راندمان افت بیشتری دارد. برای محاسبه راندمان از قابلیت واتمتر نرم افزار PSPICE استفاده شده است بطوریکه یک واتمتر در ورودی و یک واتمتر در خروجی مدار قرار داده شده و از تابع متوسط گیر نیز برای واتمتر ورودی برای محاسبه متوسط توان ورودی در یک سیکل استفاده شده است. برای بارای سبکتر نیز بار و ضریب وظیفه تغییر کرده و همین مراحل برای محاسبه راندمان تکرار می‌شود.

پایینتر از مبدل پیشنهادی و استرس ولتاژ آنها بیشتر از مبدل پیشنهادی است. ثانياً به خاطر آنکه مدار کمکی زمان زیادی در مبدل حضور دارد جریان گردشی بالایی دارند و تلفات بالایی به مبدل تحمیل می کنند. مبدل [۱۵] همچنین دارای تعداد سویچ بالاتری نیز هست که مدار کنترل را پیچیده تر می سازد.

نتیجه گیری

در این مقاله یک مبدل بسیار افزاینده با مدار کمکی توسعه یافته و حذف ریپل جریان ورودی ارائه شده است. با موازی کردن سلفهای کوپل شده در ورودی و سری کردن آنها در خروجی علاوه بر افزایش بهره، ریپل جریان ورودی نیز کاهش می‌یابد. از طرفی مبدل بصورت کلیدزنی و ولتاژ صفر عمل می‌کند بنابراین سویچها فاقد تلفات کلیدزنی و تلفات روشن شدن خازنی هستند. دیودها نیز به خاطر خاموش شدن در جریان صفر مشکل بازایی معکوس ندارند. از طرفی تمام سویچهای مبدل دارا سوریس زمین شده هستند و مدار درایو نیازی به ایزولاسیون ندارد. در نهایت به علت کوچک بودن ضریب وظیفه سویچ کمکی جریان گردشی در مدار کمکی بسیار پایین است و تلفات هدایتی محسوسی به مبدل تحمیل نمی‌کند. با توجه به موارد فوق مبدل برای کاربردهای انرژی سبز نظیر سیستمهای فوتوولتائیک و پیل سوختی بسیار مناسب است.



شکل (۱۲): نمودار بازده مبدل بسیار افزاینده در هم تنیده پیشنهادی نسبت به مبدل بسیار افزاینده سخت

۶- مقایسه مبدل بسیار افزاینده در هم تنیده

پیشنهادی با مبدلهای مشابه پیشین

در این قسمت مبدل بسیار افزاینده در هم تنیده پیشنهادی با مبدلهای معرفی شده در فصل سوم از نظر تعداد المان، نوع کلیدزنی، استرس ولتاژ روی سویچها، بهره مبدل و تعداد سویچ مقایسه می‌گردد. همانطور که در جدول ۲ آورده شده است، تنها مبدل [۱۸] دارای دو سویچ بوده و سویچ اضافی ندارد ولی دارای کلیدزنی ZC در سویچ اصلی است که موجب وجود تلفات روشن شدن خازنی و کاهش راندمان آن می‌گردد. از طرفی شرایط کلیدزنی نرم وابسته به بار است. مبدلهای [۱۵]، [۱۷] و [۲۰] نیز دارای تعداد المان ۱۷ می‌باشند که کمتر از مبدل پیشنهادی است ولی در تمام این مبدلها اولاً بهره

جدول (۲): مقایسه پارامترهای مبدل پیشنهادی با مبدلهای ارائه شده پیشین

مبدل پیشنهادی	[۱۷]	[۲۰]	[۱۸]	[۱۵]	مرجع پارامتر
۲۱	۱۷	۱۷	۱۹	۱۷	تعداد المان
ZV	ZV	ZV	ZC	ZV	نوع کلیدزنی
$(3n+1)/(1-D)$	$(n+1)/(1-D)$	$(n+2)/(1-D)$	$(3+n)/(1-D)$	$(n+2)/(1-D)$	بهره ولتاژ
$V_o/(3n+1)$	$V_o/(n+1)$	$V_o/(n+2)$	$V_o/(3+n)$	$V_o/(n+2)$	استرس ولتاژ روی سویچ
۳	۳	۳	۲	۴	تعداد سویچ

مراجع

- [15] Mojtaba Forouzesh, Yanfeng Shen, Keyvan Yari, Yam P. Siwakoti, Frede Blaabjerg, "High-Efficiency High Step-Up DC-DC Converter with Dual Coupled Inductors for Grid-Connected Photovoltaic Systems", *IEEE Trans. Power Electron.*, 2018
- [16] Pan, C.T., and Lai C. M., "A high-efficiency high step-up converter with low switch voltage stress for fuel-cell system applications," *IEEE Trans. Ind. Electron.*, vol.57, no.6, pp.1998-2006, June 2010
- [17] Pan, C. T., Chuang, C. F., and Chu, C. C., "A novel transformer-less adaptable voltage quadrupler dc converter with low switch voltage stress," *IEEE Trans. Power Electron.*, vol.29, no.9, pp.4787-4796, Sept. 2014
- [18] Nouri, T., Hosseini, S.H., Babaei, E., and Ebrahimi, J., "Interleaved high step-up dc-dc converter based on three-winding high-frequency coupled inductor and voltage multiplier cell," *IET Power Electron.*, vol.8, no.2, pp.175-189, Feb 2015
- [19] Tohidi, B., Delshad, M., Saghafi, H. A New Interleaved ZVT High Step-Up Converter with Low Count Elements for Photovoltaic Applications. *Journal of Renewable Energy and Environment*, 2021; 9(1): 70-77. doi: 10.30501/jree.2021.279818.1198
- [20] B. Tohidi, Majid Delshad, H. Saghafi, "A new interleaved high step up converter with low voltage stress on the main switches" *Smart Structures and Systems*, Vol.26, No. 4, 2020
- [1] D. S. Frankel, "Model Driven Architecture: Applying MDA to Enterprise Computing, OMG Press", Wiley Publishing, 2003.
- [2] M. J. Sannella, "Constraint Satisfaction and Debugging for Interactive User Interfaces", Ph.D. Thesis, University of Washington, Seattle, WA, 1994.
- [3] J. A. Zachman, "A Framework for Information Systems Architecture", *IBM Systems Journal*, Vol. 26, No. 3, 1987.
- [4] R. Plamondon and G. Lorette, "Automatic Signature Verification and Writer Identification - The State of the Art", *Pattern Recognition*, Vol. 22, pp. 107-131, 1989.
- [5] Object Management Group, "Unified Modeling Language: Superstructure", Version 2.0, ptc/03-07-06, July 2003, <http://www.omg.org/cgi-bin/doc?ptc/2003-08-02>.
- [6] E. D. Aranda, S. P. Litrán and M. B. F. Prieto, "Combination of interleaved single-input multiple-output DC-DC converters," in *CSEE Journal of Power and Energy Systems*, vol. 8, no. 1, pp. 132-142, Jan. 2022, doi: 10.17775/CSEEJPES.2020.00300.
- [7] M. Uno, M. Sato, Y. Tada, S. Iyasu, N. Kobayashi and Y. Hayashi, "Partially Isolated Multiport Converter With Automatic Current Balancing Interleaved PWM Converter and Improved Transformer Utilization for EV Batteries," in *IEEE Transactions on Transportation Electrification*, vol. 9, no. 1, pp. 1273-1288, March 2023, doi: 10.1109/TTE.2022.3175032.
- [8] N. Rana, S. Banerjee, S. K. Giri, A. Trivedi and S. S. Williamson, "Modeling, Analysis and Implementation of an Improved Interleaved Buck-Boost Converter," in *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 68, no. 7, pp. 2588-2592, July 2021, doi: 10.1109/TCSII.2021.3056478.
- [9] M. Meraj, M. S. Bhaskar, A. Iqbal, N. Al-Emadi and S. Rahman, "Interleaved Multilevel Boost Converter With Minimal Voltage Multiplier Components for High-Voltage Step-Up Applications," in *IEEE Transactions on Power Electronics*, vol. 35, no. 12, pp. 12816-12833, Dec. 2020, doi: 10.1109/TPEL.2020.2992602.
- [10] N. Tashakor and M. -H. Khooban, "An Interleaved Bi-Directional AC-DC Converter With Reduced Switches and Reactive Power Control," in *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 67, no. 1, pp. 132-136, Jan. 2020, doi: 10.1109/TCSII.2019.2903389.
- [11] Z. Yuan and H. Xu, "Pulse power supply with faster response and low ripple current using inductive storage and interleaving technology," in *CPSS Transactions on Power Electronics and Applications*, vol. 5, no. 1, pp. 54-62, March 2020, doi: 10.24295/CPSSSTPEA.2020.00005.
- [12] Tseng, K. C., Huang C. C., and Shih W. Y. "A high step-up converter with a voltage multiplier module for a photovoltaic system," *IEEE Trans. Power Electron.*, vol. 28, no. 6, pp. 3047-3057, Jun. 2013.
- [13] Scarpa V. V. R., Buso S., and Spiazzi G., "Low-complexity MPPT technique exploiting the PV module MPP Locus characterization," *IEEE Trans. Ind. Electron.*, vol. 56, pp. 1531-1538, May 2009.
- [14] Li, W., Fan, L., Zhao, Y., He, X., Xu, D., and Wu, B., "High-step-up and high-efficiency fuel-cell power-generation system with active-clamp flyback-forward converter," *IEEE Trans. Ind. Electron.*, vol.59, no.1, pp.599-610, Jan. 2012

رزومه

جبار قاسم فهد المالکی در تاریخ ۱۹۴۵ در

عراق / میسان متولد شد. وی در سال ۱۹۷۲

مدرک کارشناسی (B.S.) در رشته مهندسی

برق از دانشگاه بصره دریافت کرد و در سال

۱۹۸۲ مدرک کارشناسی ارشد (M.Sc.) را از

دانشگاه فنی دانمارک (کپنهاگ) کسب کرد. او در حال حاضر به عنوان

استاد در گروه مهندسی تجهیزات پزشکی در دانشکده مهندسی

دانشگاه آشور مشغول به کار است. علایق تحقیقاتی او شامل مبدل‌های

DC-DC می‌باشد.

مجید دلشاد در سال ۱۳۵۸ در اصفهان متولد

شد و مدرک لیسانس مهندسی برق از دانشگاه

کاشان در سال ۱۳۸۰ و مدرک تحصیلی

کارشناسی ارشد و دکتری از دانشگاه صنعتی

اصفهان، به ترتیب در سال های ۱۳۸۳ و

۱۳۸۹ اخذ نمود. وی در حال حاضر دانشیار دانشگاه آزاد اسلامی واحد

اصفهان (خوراسگان) اصفهان است. زمینه های تحقیقاتی او شامل

تکنیک های سوئیچینگ نرم در مبدل های dc-dc و مبدل های تغذیه

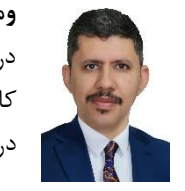
جریان است.

ومیض ریاض عبدالعظیم در سال ۱۹۷۶ میلادی

در بغداد به دنیا آمد. او در سال ۱۹۹۸ مدرک

کارشناسی مهندسی برق خود را از دانشگاه بغداد

در کشور عراق دریافت کرد و پس از آن مدارک



کارشناسی ارشد و دکتری خود را از همین دانشگاه در رشته مهندسی کنترل به ترتیب در سالهای ۲۰۰۱ و ۲۰۱۹ اخذ نمود. وی هم اکنون استادیار دانشگاه المامون بغداد می باشد. زمینه‌های تحقیقاتی مورد علاقه ایشان کنترل غیرخطی و پردازش تصویر است.

بهادر فانی مدرک کارشناسی، کارشناسی ارشد و دکتری خود را در رشته مهندسی برق از دانشگاه صنعتی اصفهان به ترتیب در سالهای ۱۳۸۰، ۱۳۸۴ و ۱۳۸۹ اخذ نمود. ایشان هم اکنون دانشیار دانشگاه آزاد اسلامی



اصفهان (خوراسگان) هستند و زمینه تحقیقاتی ایشان دینامیک سیستم‌های قدرت، کیفیت توان و حفاظت سیستم‌های قدرت می باشد.

هادی ثقفی در سال ۱۳۶۱ در اصفهان متولد شد. او تحصیلات خود را در رشته مهندسی برق - قدرت در دانشگاه صنعتی اصفهان به اتمام رساند و به ترتیب در سال‌های ۱۳۸۳، ۱۳۸۵ و ۱۳۹۲ موفق به اتمام دوره‌های



کارشناسی، کارشناسی ارشد و دکتری تخصصی گردید. او از سال ۱۳۹۳ به عنوان عضو هیات علمی در گروه مهندسی برق دانشگاه آزاد اسلامی واحد اصفهان با مرتبه استادیار مشغول فعالیت می‌باشد. زمینه‌های تحقیقاتی ایشان شامل ریزشبکه‌ها، انرژی‌های تجدیدپذیر، تولید پراکنده، کنترل مبدل‌های الکترونیک قدرت و کاربرد الکترونیک قدرت در سیستم‌های قدرت می‌باشد.

A New Interleaved High Step-up Converter with Cancellation Input Current Ripple and Soft Switching

Jabbar Qasim Fahad¹, Majid Delshad^{*2}, Wameedh Riyadh Abdul-Adheem³, Bahador Fani⁴, Hadi Saghafi⁵

1- PhD student, Department of Electrical Engineering, Isfahan (Khorasgan) Branch, Islamic Azad University, Isfahan, Iran.

*2- Associate Professor, Department of Electrical Engineering, Isfahan (Khorasgan) Branch, Islamic Azad University, Isfahan, Iran, delshad@khuisf.ac.ir

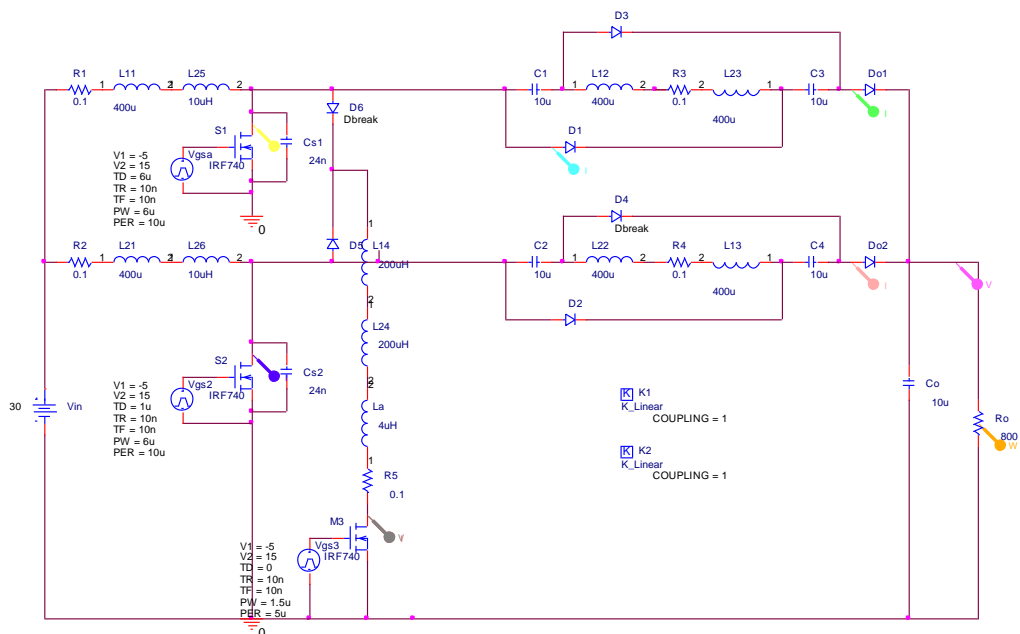
3- Assistant Professor, College of Engineering, Baghdad University, Baghdad, Iraq.

4- Associate Professor, Department of Electrical Engineering, Isfahan (Khorasgan) Branch, Islamic Azad University, Isfahan, Iran.

5- Assistant Professor, Department of Electrical Engineering, Isfahan (Khorasgan) Branch, Islamic Azad University, Isfahan, Iran.

Abstract: In this paper, an interleaved high-step-up converter with a new auxiliary circuit has been presented, so that the auxiliary circuit provides switching conditions at zero voltage for the main switches, and the auxiliary switch itself operates as switching at zero current. On the other hand, the auxiliary inductors are coupled with the main inductors and the energy of the auxiliary circuit is effectively transferred to the output. Due to the high gain of the converter, the voltage stress on the main switches is low. Also, due to the short time the auxiliary switch is on, the circulating current in the auxiliary circuit is not high and does not impose noticeable losses to the converter. Also, all converter switches have a grounded source, and there is no need for an isolated drive circuit. The proposed converter has been fully analyzed and to prove the circuit theory analysis, a sample of it has been simulated in PSPICE software.

Keywords: High step-up, Soft switching, Interleaved, High efficiency, Voltage stress.



ضمیمه ۱- شماتیک مبدل شبیه سازی شده مبدل بسیار افزاینده پیشنهادی در نرم افزار PSPICE